

## ⑫ 公開特許公報 (A) 平1-251747

⑬ Int. Cl. 4  
H 01 L 23/50  
23/28識別記号 庁内整理番号  
G-7735-5F  
A-6412-5F

⑭ 公開 平成1年(1989)10月6日

審査請求 有 請求項の数 4 (全6頁)

## ⑮ 発明の名称 半導体装置およびその製造方法

⑯ 特 願 昭63-78507

⑰ 出 願 昭63(1988)3月31日

⑱ 発明者 仲澤 勉	神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内
⑲ 発明者 市川 啓司	神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内
⑳ 発明者 大野 淳一	神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内
㉑ 出願人 株式会社 東芝	神奈川県川崎市幸区堀川町72番地
㉒ 代理人 弁理士 佐藤 一雄	外2名

## 明細書

## 1. 発明の名称

半導体装置およびその製造方法

## 2. 特許請求の範囲

1. 半導体ペレットと、この半導体ペレットを載せるための所要の厚みをもったベッドと、前記半導体ペレット内の糸子と外部との間の接続を行うためのリードと、前記半導体ペレット、前記ベッド、および前記リードの一部を構成するインナリード部を封止するモールド樹脂と、前記半導体ペレットと前記インナリード部の一端とを接続するポンディングワイヤと、を備える半導体装置において、

前記ベッドの周辺上下縁を、断面凸弧状に形成したことを特徴とする半導体装置。

2. 請求項1記載の半導体装置の製造方法において、ベッドの周辺部のみが露出するようにリストをバーニングし、露出部分のみをエッチ

ングして断面凸弧状に加工することを特徴とする半導体装置の製造方法。

3. 請求項1記載の半導体装置において、更にインナリード部のポンディングワイヤとの接続端の上下縁をも、断面凸弧状に形成したことを特徴とする半導体装置。

4. 請求項2記載の半導体装置の製造方法において、更にインナリード部の接続端部をも露出するようにリストをバーニングすることを特徴とする半導体装置の製造方法。

## 3. 発明の詳細な説明

## (発明の目的)

## (産業上の利用分野)

本発明は半導体装置およびその製造方法、特に半導体装置内のリードフレームの構造およびその加工方法に関する。

## (従来の技術)

現在量産されている最も一般的な半導体装置は、半導体ペレットと、この半導体ペレットを載せる

ためのベッドと、外部との電気的接続を行うためのリードと、リードと半導体ペレットとを接続するポンディングワイヤと、これらを封止するモールド樹脂とを有する。リードは、リードフレームの所定部分を切断することによって得られる。リードフレームの加工方法としては、エッチング方式とプレス方式とが知られている。エッチング方式は、リードフレームの素材となるシート材あるいはコイル材などを洗浄し、これにレジストを塗布乾燥し、パターンの焼付け、現像を行い、エッチングを行って露出部分を除去し、所望のパターンをもったリードフレームを得る方法である。一方、プレス方式は、所望のパターンを機械的に打抜く方法である。

#### (発明が解決しようとする課題)

従来の半導体装置には、使用環境によってモールド樹脂内にクラックが発生するという問題点があった。このような問題は、たとえば、I.

Fukuzawa et al.

「MOISTURE RESISTANCE

DEGRADATION OF PLASTIC LSI'S REFLOW SOLDERING」(IEEE/IRPS Vol. 9/85 p. 192 (1985))において指摘されている。この文献によると、半導体装置のモールド樹脂内に吸収された水分(該文献第2図(a))に対して、実装時の熱処理(該文献第1図(b))が加えられると、水分が蒸発するときの圧力によってモールド樹脂にクラックが発生する(該文献第2図(b))ことが示されている。また、このときの応力は、チップサイズあるいはベッドサイズ、および樹脂の種類、厚みによって表わすことができ(該文献第3図)、クラックが発生するか否かは、次の判定式により判定することができるとしている。

$$\sigma_{\max} \leq 6k \left( \frac{a^2}{t^2} \right) P \quad (1)$$

ここで、

$\sigma_{\max}$  : 最大曲げ応力 (kg/mm<sup>2</sup>)

a : チップあるいはベッドのサイズ (mm)

t : 樹脂厚 (mm)

P : 水蒸気圧 (kg/mm<sup>2</sup>)

k : 定数

であり、

左辺 > 右辺 のときはクラックが発生しない  
安全領域

左辺 < 右辺 のときはクラックが発生する危  
険領域

左辺 = 右辺 のときは両者の境界線  
を示す(該文献第5図参照)。

しかしながら、現実的には、上述の判定式における安全領域の条件を満す半導体装置であっても、クラックの発生が認められ、製品の歩留りを低下させる大きな問題となっている。そこで本発明は、熱が作用する使用環境においても、モールド樹脂内にクラックが発生することのない半導体装置およびその製造方法を提供することを目的とする。

#### (発明の構成)

##### (課題を解決するための手段)

本発明は、半導体ペレットと、この半導体ペレットを載せるための所要の厚みをもったベッドと、

半導体ペレット内の素子と外部との間の接続を行うためのリードと、半導体ペレットとリードとを接続するポンディングワイヤと、これらを封止するモールド樹脂と、を備える半導体装置において、ベッドの周辺上下縁、およびリードのポンディングワイヤとの接続端の上下縁を、断面凸弧状に形成したものである。

また、本発明は上述の半導体装置を製造する場合に、ベッドの周辺部およびリードの接続端部のみが露出するようにレジストをバーニングし、露出部分のみをエッチングして断面凸弧状に加工するようにしたものである。

#### (作用)

第9図および第10図は、従来の半導体装置のクラック発生試験結果を示すグラフである。各グラフにおいて、横軸はテストに使用した半導体装置のベッドの一辺の長さ (mm) を示し、縦軸は同装置のモールド樹脂の厚み (mm) を示す。グラフ上のプロットは、その座標位置が示す数値(ベッドの一辺の長さ、モールド樹脂の厚み)をもった

半導体装置に所定の温度を加えた場合に、クラックが発生するか否かを示す。ここで黒丸は10個のサンプル中10個ともにクラックが発生したことを示し、白丸は10個のサンプルのいずれもクラックが発生しなかったことを示す。また、三角は10個のサンプルのうちの一部（通常、1～2例）にクラックが発生したことを示す。第9図は所定温度として215℃を2分間与えた場合、第10図は所定温度として260℃を2分間与えた場合の結果を示す。

前述の判定式(1)によれば、それぞれグラフに示すような境界線を境として、安全領域と危険領域とが定義でき、安全領域の条件を満たす半導体装置ではクラックの発生は理論的にはないはずである。ところが現実には、グラフの三角形のプロットで示す場合に、クラックが発生している。本願発明者はこのような安全領域におけるクラックの発生が、ベッドの周辺部およびインナリード部の先端部に、鋭利な部分があることに起因することを見出したものであり、この鋭利な部分に

辺部の上縁および下縁に鋭利部2aが形成され、インナリード部31の接続端の上縁および下縁に鋭利部3aが形成されている点である。これらの鋭利部は、リードフレームを製造する工程時に自然に発生するものである。ところが、このような鋭利部が存在すると、実装時に熱が加えられた場合、この鋭利部から第3図に示すようにクラック5aが伸びるのである。第4図は、ベッドの一辺の長さが5mm、モールド樹脂の厚みが1.3mmの従来装置に、215℃の温度を2分間加えた時に発生したクラックの様子を示す図で、第3図の破線部分の拡大図に相当する。本願発明者は、このクラック5aが鋭利部2aによって誘発させられるものであると認識した。すなわち、この鋭利部に内部応力が集中することにより、クラックが誘発させられるものと考えられる。本願発明者は、鋭利部の形成方向と発生するクラックの方向とに相関関係があることを確めたのである。そこで、第1図に示すように、従来鋭利部が存在していた部分に断面凸弧状部20、30を形成したのであ

りして形状を滑らかにする処理を施すことにより、安全領域におけるクラックの発生を抑制したものである。

#### (実施例)

##### 本発明の装置

以下、本発明を図示する実施例に基づいて説明する。第1図は本発明の一実施例に係る半導体装置の断面図である。この装置の特徴は、第2図の従来装置の断面図と比較することにより明瞭になる。これらの装置は、いずれも、半導体ペレット1と、この半導体ペレットを載せるための所要の厚みをもったベッド2と、半導体ペレット1内の素子と外部との間の接続を行うためのリード3と、を有する。リード3はポンディングワイヤ4によって半導体ペレット1と電気的に接続される。また、リード3の一部を構成するインナリード部31はモールド樹脂5によって封止され、モールド樹脂5の外部にはアウターリード部32のみが露出する。

第2図に示す従来装置の特徴は、ベッド2の周

る。このように、鋭利部を断面凸弧状部とすることによって、従来安全領域において見られたクラックの発生を完全に抑制することができる。

##### 実施例の効果

50個の従来装置と50個の本願装置とを、同一の温度条件下におき、クラック発生率を測定した実験の結果を以下に示す。

温 度	室温	215℃	240℃	260℃
従来装置	0/50	24/50	42/50	50/50
本願装置	0/50	0/50	0/50	0/50

上掲の表は、いずれも各所定温度に2分間おいた場合に、50個のサンプル中、クラックが発生したもののが何個あったかの不良発生率を示す。クラックの発生の有無は、サンプルを切断した断面観察によって行った。このように、本願装置は従来装置に比べ、クラックの発生率が非常に低いことがわかる。

一般に半導体装置は実装時に、Vapor Phase Soldering、赤外線加熱、半田槽溶け、などの加

然条件下におかれるが、本願発明の装置はこれらの実装時の加熱に十分な耐熱性を有するものとなる。

#### 本発明の製造方法

統いて、第1図に示すような構造をもった半導体装置の製造方法の一実施例を示す。一般に、リードフレームは第5図に示すようなシート材あるいはコイル材などからなる素材100を所定のパターンに加工することによって得られる。第6図に、パターン加工の終了した状態のリードフレーム110を示す。このリードフレーム110は、図の一点鎖線で示す単位領域111～114を有し、各単位領域はそれぞれ同じパターンを有する。第7図(a)は、この一単位領域111の詳細を示す平面図(一部を省略して示す)であり、同図(b)～(d)は同図(a)のA-A'断面図である。

第8図は本発明による半導体装置の製造方法のリードフレーム製造工程の流れ図である。まず、素材100を洗浄し(ステップS1)、これにレジストを塗布、乾燥する(ステップS2, S3)。

統端部のレジストが除去されるようなパターンとする。第7図(c)は現像後にリードフレーム上に残ったレジスト6を示す図である。ベッド2の周辺部はレジスト6が除去され、锐利部2aが露出している。また、アウタリード部32は完全にレジスト6で覆われているが、インナリード部31の一端はレジスト6が除去され、锐利部3aが露出している。この状態でエッチングを行う(ステップS12)。これは、例えばリードフレームごと塩化第二鉄のエッチング液に没入すればよい。このエッチングにより、锐利部2a, 3aが除去される。エッチング後にレジスト6を除去すれば(ステップS13)、第7図(d)のように断面凸弧状部20, 30が形成されたリードフレームが得られる。

この後の工程は従来と同様である。すなわち、このリードフレームをめっきし(ステップS14)、テーピングを行い(ステップS15)、最終検査(ステップS16)を行う。このような加工を行って得られたリードフレームを用いて、

次にこれにバターンの焼付けを行い(ステップS4)、現像する(ステップS5)。これにより、素材100上に形成されたレジストにバターンが転写されることになる。統いて、残ったレジストをマスクとしてエッチングを行い(ステップS6)、レジストを除去すれば(ステップS7)、第6図に示すようなリードフレーム110が得られる。ここまででは、従来の加工方法と全く同様であり、このときのリードフレームの断面は第7図(b)に示すようになり、锐利部2a, 3aが存在する。

統くステップS8～S13までの工程が、本発明特有の工程となる。この工程により锐利部2a, 3aが除去され、断面凸弧状部20, 30が得られる。まず、ステップS7までの工程で得られたリードフレーム110にレジストを塗布、乾燥する(ステップS8, S9)。統いて、パターンの焼付けを行い(ステップS10)、現像する(ステップS11)。このバターンは、リードフレームのベッドの周辺部およびインナリード部の接

半導体装置を構成すれば、第1図に示すようなクラックの発生の少ない装置が得られる。

なお、上述の実施例においては、ベッドの周辺上下縁およびインナリード部のボンディングワイヤとの接続端の上下縁ともに断面凸弧状に形成する場合を示したが、ベッドの周辺上下縁のみを断面凸弧状にしても本発明の効果は得られる。

#### 【発明の効果】

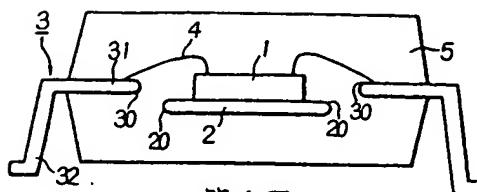
以上のとおり、本発明によれば半導体装置内に封止されたベッドの周辺上下縁、およびインナリード部の一端の上下縁を、断面凸弧状に形成するようにしたため、锐利部の存在に起因するクラックの発生を抑制することができる。

#### 4. 図面の簡単な説明

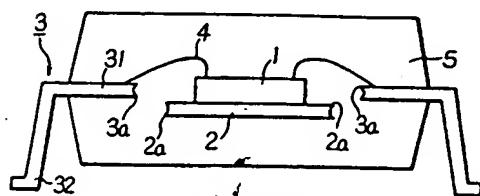
第1図は本発明の一実施例に係る半導体装置の断面図、第2図は従来の半導体装置の断面図、第3図は従来の半導体装置におけるクラック発生を示す断面図、第4図は発生したクラックの拡大図、第5図はリードフレームを作成するための素材を

示す斜視図、第6図は一般的なリードフレームの上面図、第7図は本発明によるリードフレームの加工工程を示す図、第8図は本発明によるリードフレームの加工工程を示す流れ図、第9図および第10図は從来の半導体装置についてのクラック発生試験の結果を示すグラフである。

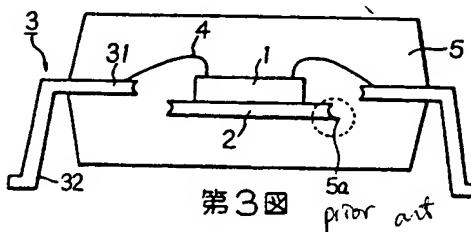
1…半導体ペレット、2…ベッド、2a…脱利部、20…断面凸弧状部、3…リード、3a…<sup>sharpened</sup>脱利部、30…断面凸弧状部、31…インナリード部、32…アウタリード部、4…ポンディングワイヤ、5…モールド樹脂、5a…クラック、6…レジスト、100…素材、110…リードフレーム、111…リードフレームの単位領域。



第1図

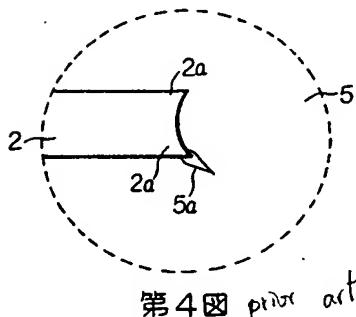


第2図 prior art

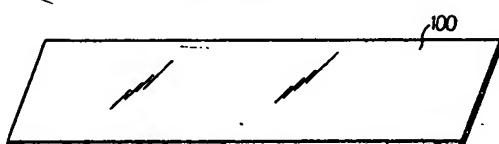


第3図 prior art

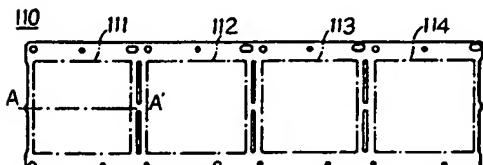
出願人代理人 佐藤一雄



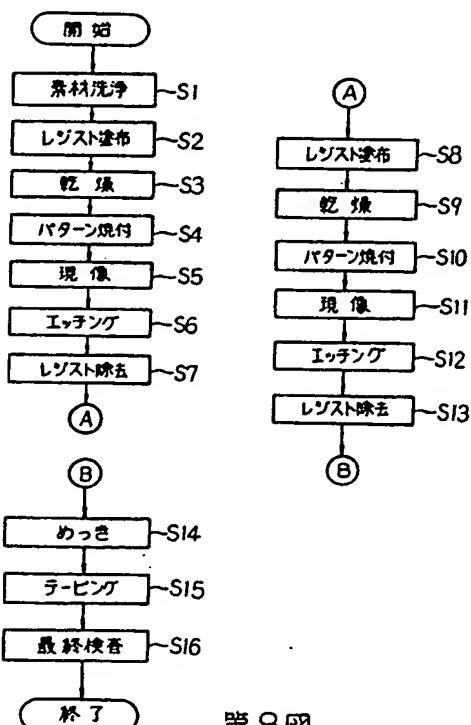
第4図 prior art



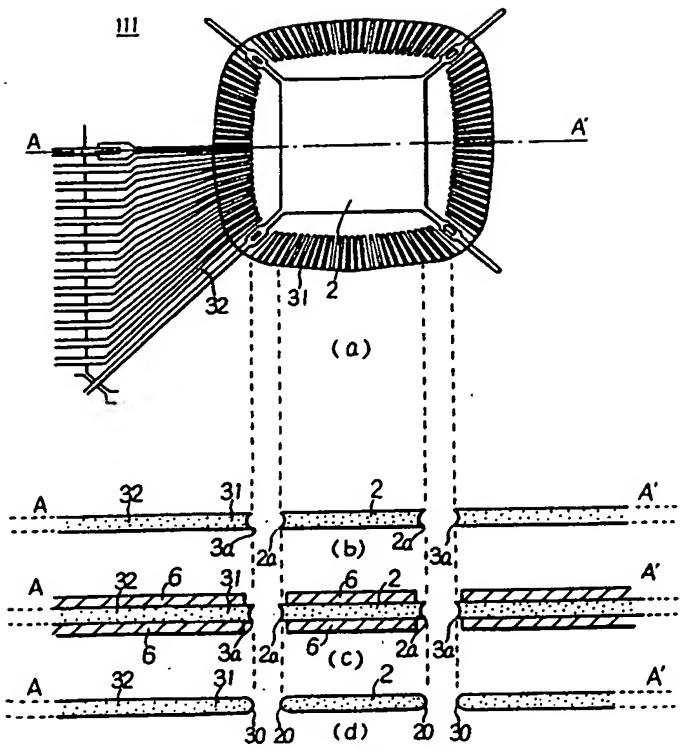
第5図



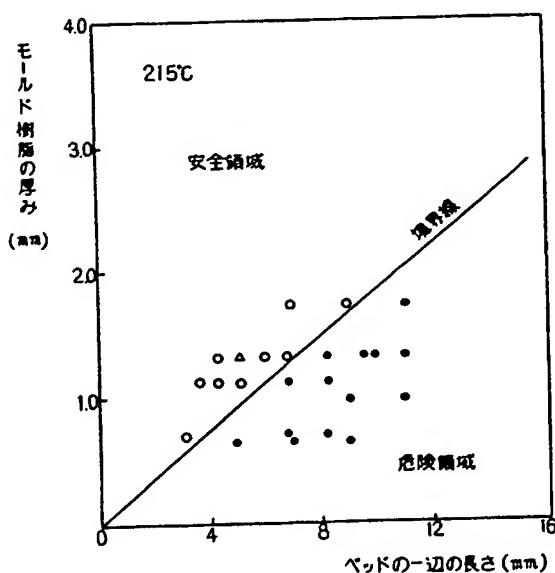
第6図



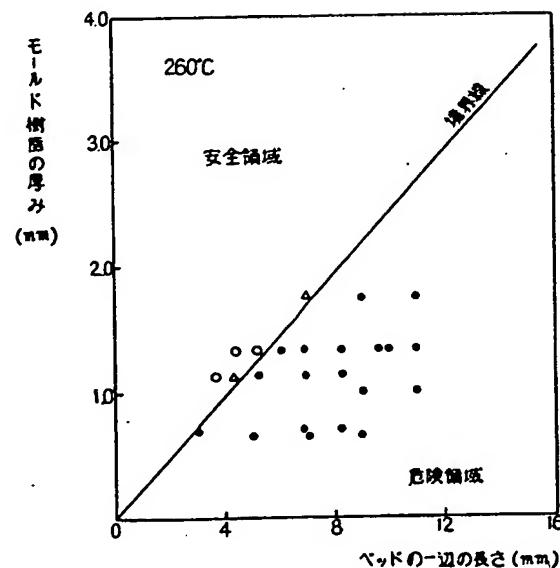
第8図



第7図



第9図



第10図